

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 02272753  
PUBLICATION DATE : 07-11-90

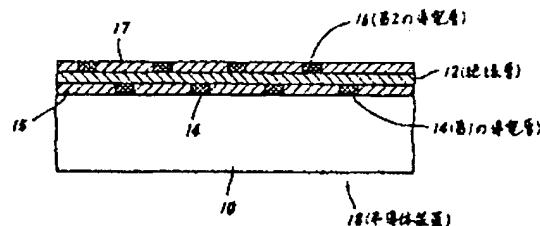
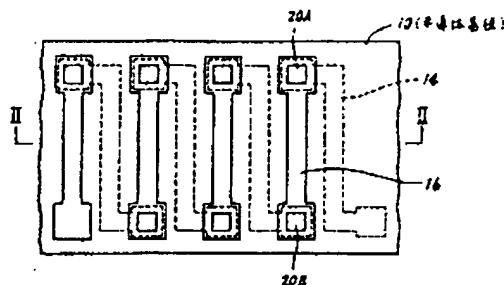
APPLICATION DATE : 14-04-89  
APPLICATION NUMBER : 01094686

APPLICANT : KAWASAKI STEEL CORP;

INVENTOR : TAKEDA AKIRA;

INT.CL. : H01L 27/04 H01F 17/00

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To acquire inductance without occupying a large area by forming first and second conductor layers on a semiconductor substrate with an insulating layer therebetween by a coil-type pattern where flux is generated between the first and second conductive layers.

CONSTITUTION: The upper end of a second conductive layer 16 is connected to the upper end of a first conductive layer 14 through a contact hole 20A. The lower end of a second conductive layer 16 is connected to the lower end of the first conductive layer 14 through a contact hole 20B. Thereby, the first conductive layer 14 and the second conductive layer 16 form a solid coil where flux passes through inside an insulating layer 12. In the semiconductor device 18, the number of turns can be increased or decreased only by increasing or decreasing the number of repetition patterns. A coil diameter can be changed by changing a film thickness of the insulating layer 12, thereby increasing or decreasing inductance. Accordingly, optimum inductance can be set relatively arbitrarily and easily without occupying a large area on a semiconductor substrate 10.

COPYRIGHT: (C)1990,JPO&Japio

⑯日本国特許庁(JP) ⑪特許出願公開  
⑫公開特許公報(A) 平2-272753

⑬Int.Cl.<sup>5</sup>  
H 01 L 27/04  
H 01 F 17/00

識別記号 庁内整理番号  
L 7514-5F  
D 6447-5E

⑭公開 平成2年(1990)11月7日

審査請求 未請求 請求項の数 1 (全3頁)

⑮発明の名称 半導体装置

⑯特 願 平1-94686  
⑰出 願 平1(1989)4月14日

⑱発明者 武田 晃 千葉県千葉市川崎町1番地 川崎製鉄株式会社技術研究本部内

⑲出願人 川崎製鉄株式会社 兵庫県神戸市中央区北本町通1丁目1番28号

⑳代理人 弁理士 松山 圭佑 外2名

明細書

1. 発明の名称

半導体装置

2. 特許請求の範囲

(1) 半導体基板上に、少なくとも一層の絶縁層を間にし、第1及び第2の導電層を、磁束が該第1及び第2の導電層間に発生するコイル形のパターンで形成してなる半導体装置。

3. 発明の詳細な説明

【産業上の利用分野】

この発明は、半導体基板上にインダクタンスを得るためのコイルを形成した半導体装置に関する。

【従来の技術】

例えば、特開昭63-48809号、同63-48855号、同63-48856号公報に開示されるように、半導体基板上にスパイラルインダクタやコンデンサを形成した半導体装置がある。

ところで、半導体装置を外部の装置と接続したとき、一種のRLC共振回路ができあがつて、半導体装置からの出力波に対する反射波が発生し、

これによつて、出力波の波形がダンピングを起こしてしまうことがある。

このため、出力のアウトプットバッファとして、半導体装置側に、インダクタンスを入れることにより、上記ダンピングを解消することが考えられる。

【発明が解決しようとする課題】

出力のアウトプットバッファとしてのインダクタンスは、半導体装置に応じて最適量が得られるようしなければならない。

しかしながら、上記のようなスパイラルインダクタやコンデンサを形成した半導体装置においては、コイルが半導体基板表面と平行且つ一つの面内に配置されていて、インダクタンスを変えるためには、コイルの巻き数を変えなければならず、このようにすると、大きなインダクタンスを得るためにには、半導体基板表面のかなりの面積が占められてしまうという問題点が生じる。

この発明は、上記問題点に鑑みてなされたものであつて、半導体基板表面の大きな面積を占める

ことなく、且つ、容易に任意のインダクタンスを得ることができるようにした半導体装置を提供することを目的とする。

#### 【課題を解決するための手段】

この発明は、半導体基板上に、少なくとも一層の絶縁層を間にし、第1及び第2の導電層を、磁束が該第1及び第2の導電層間に発生するコイル形のパターンで形成してなる半導体装置により上記目的を達成するものである。

#### 【作用】

この発明においては、インダクタンスを得るためにコイルが第1及び第2の導電層から、立体的に形成されているので、半導体基板表面の大きな面積を占めることができない。

又、コイルのパターンをスパイラル状に形成する従来のスパイラルインダクタに比較して、巻き線数の増大量に対応する、該コイルのパターンの面積増加率が少なく、従つて、コイル巻き数の増大に対しても、半導体基板表面の占有面積の増加が少ない。

層14と等しいピッチで、且つ、位相をずらした格子状パターンで形成されている。

前記第2の導電層16の上端は、コンタクトホール20Aを介して図において右側に隣接する第1の導電層14の上端に接続され、又、第2の導電層16の下端は、コンタクトホール20Bを介して、図において左側に隣接する第1の導電層14の下端に接続され、これによつて、第1の導電層14と第2の導電層16は、磁束が前記絶縁層12内を通る立体的コイルを形成している。

第2図の符号15、17は第1の導電層24の各パターン間、及び第2の導電層16の各パターン間を埋める絶縁層を示す。

この第1図及び第2図に示される実施例の半導体装置18は、コイルの巻き数を増減する場合は、線返パターンの数を増減させればよく、又、絶縁層12の膜圧を変えることによつて、コイル径を変え、これによつてもインダクタンスを増減できる。

次に第3図及び第4図に示される本発明の第2

更に又、コイルが第1及び第2の導電層によつて形成されるので、両導電層間に磁性体膜を形成することによつて、コイルのパターンの占める面積を増大させることなく、インダクタンスを大幅に増大させることができる。又、磁性体膜の種類、サイズによつて、任意のインダクタンスを容易に得ることができる。

#### 【実施例】

以下本発明の実施例を図面を参照して説明する。

この実施例は、第1図及び第2図に示されるように、半導体基板10上に、絶縁層12を間にし、第1の導電層14及び第2の導電層16を、磁束が該第1及び第2の導電層14、16間に発生するコイル形のパターンで形成して、半導体装置18を構成したものである。

即ち、第1の導電層14は、半導体基板10上に、縦長クランク形状の等間隔線返しパターンでもつて形成され、絶縁層12はこの第1の導電層14を被うようにして形成され、前記第2の導電層16は、絶縁層12の更に上側に、第1の導電

実施例につき説明する。

この第2実施例は、半導体基板22上に前記第1図に示される実施例と同様のパターンで第1及び第2の導電層24、26を形成すると共に、これら第1及び第2の導電層24、26の間に、磁性体層28を形成したものである。

第1及び第2の導電層24、26と磁性体層28との間には第1及び第2の絶縁層30、32が形成されている。

この実施例においても、前記第1実施例と同様に、第1の導電層24及び第2の導電層26は、コンタクトホール34A、34Bによりコイル上に接続されている。

この実施例においては、磁性体層28によつてコイルのコアが形成されるので、前記第1図の実施例と比較して、更におおきなインダクタンスを得ることができる。

又この実施例においては、この磁性体層28の材質、例えば、鉄、鉄合金、或いは磁性体層28の厚さ、幅などの寸法を変えることによつて、任

意のインダクタンスしを容易に得ることができる。

【発明の効果】

本発明は上記のように構成したので、半導体基板上で、大きな面積を占めることなく、比較的任意に、且つ容易に、最適のインダクタンスを得ることができるという優れた効果を有する。

4. 図面の簡単な説明

第1図は本発明に係る半導体装置の実施例を示す平面図、第2図は第1図のII-II線に沿う断面図、第3図は本発明の第2実施例を示す平面図、第4図は第3図のIV-IV線に沿う断面図である。

10、22…半導体基板、

12…絶縁層、

14、24…第1の導電層、

16、26…第2の導電層、

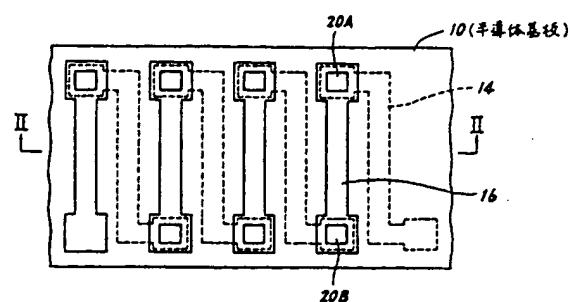
18…半導体装置、

28…磁性体層、

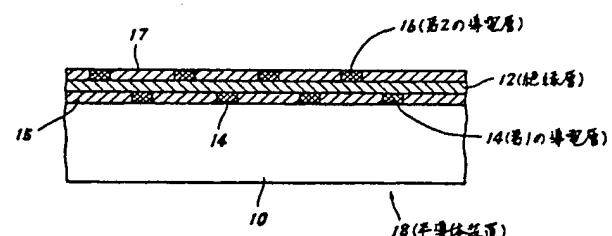
30…第1の絶縁層、

32…第2の絶縁層、

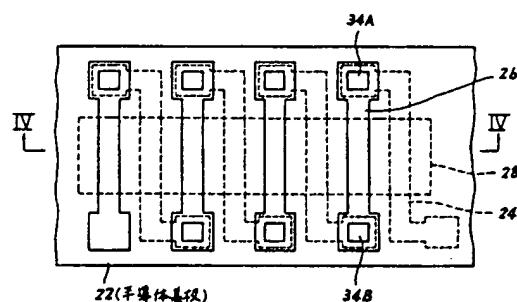
第1図



第2図



第3図



第4図

